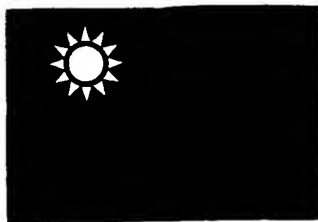


2



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder

申請日：西元 2001 年 09 月 12 日
Application Date

申請案號：090122671
Application No.

申請人：威盛電子股份有限公司
Applicant(s)

局長
Director General

陳明邦

CERTIFIED COPY OF
PRIORITY DOCUMENT

發文日期：西元 2002 年 5 月 23 日
Issue Date

發文字號：09111009157
Serial No.

申請日期：

案號：

類別：

(以上各欄由本局填註)

發明專利說明書

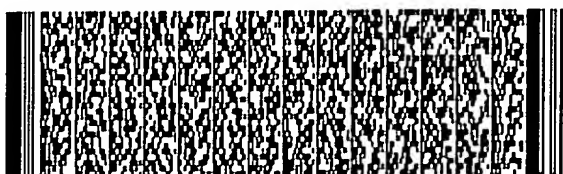
發明名稱	中文	資料回復電路及相關方法
	英文	clock and data recovery circuit and related method
發明人	姓名 (中文)	1. 林志峰 2. 林欣杰 3. 謝義濱
	姓名 (英文)	1. Lin, Jyh-Fong 2. Lin, Hsin-Chieh 3. Hsieh, Yi-Bin
	國籍	1. 中華民國 2. 中華民國 3. 中華民國
	住、居所	1. 台北市羅斯福路五段二一八巷三十八弄三號十三樓 2. 台北市中山北路七段十四巷三十九號三樓 3. 台北縣新店市中正路五三三號八樓
申請人	姓名 (名稱) (中文)	1. 威盛電子股份有限公司
	姓名 (名稱) (英文)	1. VIA TECHNOLOGIES, INC.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 台北縣新店市中正路535號8樓
	代表人 姓名 (中文)	1. 王雪紅
	代表人 姓名 (英文)	1.

四、中文發明摘要 (發明之名稱：資料回復電路及相關方法)

本發明提供一種資料回復電路，用來根據一輸入訊號，產生一與該輸入訊號同步的輸出訊號。該資料回復電路包含有：一充電電路 (charge pump)，用來根據輸入訊號與輸出訊號之相位差，產生一充放電電流；一第一濾波電路，電連於充電電路，用來根據充放電電流產生一對應之輸出電壓；一震盪電路，用來根據一電壓調整該輸出訊號之頻率或相位；一開關電路，電連於第一濾波電路與震盪電路之間，用來控制第一濾波電路與震盪電路間的電連；以及一第二濾波電路，電連於開關電路與震盪電路之間，用來調整第一濾波電路輸出至震盪電路之輸出電壓。其中，當充電電路操作期間，開關電路會切斷第一濾波電路與震盪電路間的電連；當充電電路操作完畢後，開關電

英文發明摘要 (發明之名稱：clock and data recovery circuit and related method)

The present invention provides a data recovery circuit for generating an output signal that is synchronized with an input signal. The data recovery circuit comprises: a charge pump for generating a charging current according to a phase difference between the input signal and the output signal; a first filter electrically connected to the charge pump for generating an output voltage corresponding to the charging current; an oscillator for adjusting a phase or frequency of



四、中文發明摘要 (發明之名稱：資料回復電路及相關方法)

路會使第一濾波電路電連於震盪電路，使震盪電路可根據第一濾波電路之輸出電壓調整輸出訊號之頻率或相位。

英文發明摘要 (發明之名稱：clock and data recovery circuit and related method)

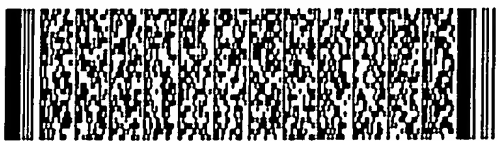
the output signal according to a voltage; a switch circuit electrically connected between the first filter and the oscillator for controlling the electrical connection between the first filter and the oscillator; and a second filter electrically connected between the switch circuit and the oscillator for filtering the output voltage of the first filter. Wherein when the charge pump is operating, the switch circuit disconnects the first filter and the oscillator; and when the



四、中文發明摘要 (發明之名稱：資料回復電路及相關方法)

英文發明摘要 (發明之名稱：clock and data recovery circuit and related method)

charge pump stops operating, the switch circuit connects the first filter and the oscillator such that the oscillator adjusts the frequency or phase of the output signal according to the output voltage of the first filter.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

發明之領域：

本發明係提供一種時脈暨資料回復電路 (clock and data recovery) 及相關方法，尤指一種能防止訊號抖動 (jitter) 的資料回復電路及相關方法。

背景說明：

在現代的資訊社會中，大量電子資料的傳播與處理，豐富了人類的生活，並使情報、知識與資訊的快速交流，加快了科技發展的速度。一般而言，在傳播、處理電子資料時，都要配合一定的時脈，以正確地解析出電子資料中串列形式的資料內容，並協調電子資料處理的工作。

為了要從輸入資料得知其對應之時脈以回復資料，資料回復電路是不可或缺的。請參考圖一。圖一為一習知之資料回復電路 10 的電路方塊圖。資料回復電路 10 會根據一參考的輸入資料 IN，以產生另一個與輸入訊號 IN 同步的輸出時脈 OUT。資料回復電路 10 中設有一比較電路 18、一充電電路 20、一濾波電路 24、一電壓控制之震盪電路 26 以及 $1/N$ 除頻器 27。充電電路 20 中有兩個偏壓電路 22A 與 22B 與兩個分別受比較電路輸出之控制訊號 CRA 與 CRB 控制的電流源 I_{p1} 及 I_{p2} 。偏壓電路 22A 與 22B 提供工作偏壓使電流源 I_{p1} 及 I_{p2} 能正常工作。而分別受控制訊號 CRA、CRB 控制的

五、發明說明 (2)

電流源 I_{p1} 及 I_{p2} 兩者加總的效應，則會在節點 $P0$ 產生充放電電流 I_p ，並將其輸出至濾波電路 24 中。濾波電路 24 中有一電阻 R_p 與電容 C_p 、 C_0 以組成低通濾波電路；當充電電路 20 提供的充電電流 I_p 進入濾波電路 24 後，就會對電容 C_p 充電，藉此在節點 $P1$ 建立一控制電壓 V_p 。震盪電路 26 會接受控制電壓 V_p 的控制，產生頻率對應於控制電壓 V_p 的輸出訊號 OUT ；換句話說，由震盪電路 26 產生之輸出訊號 OUT 的頻率，會對應於控制電壓 V_p 的大小（通常是控制電壓 V_p 越大、輸出訊號 OUT 的頻率也越高）。最後，經過除頻器 27 除頻過後的輸出訊號 OUT 會回授至比較電路 18；比較電路 18 會比較輸入訊號 IN 與輸出訊號 OUT 間之相位差，並針對相位差對應地控制充電電路 20 中的電流源 I_{p1} 及 I_{p2} 。充電電路 20 受比較電路 18 控制之後，會產生對應的充電電流 I_p ；充電電流 I_p 會對應地改變濾波電路 24 的控制電壓 V_p ，並使震盪電路 26 調整輸出訊號 OUT 的頻率與相位，使其與輸入訊號 IN 更能趨於同步。藉著輸出訊號 OUT 的回授，資料回復電路 10 可逐漸調整輸出訊號 OUT 的頻率相位，最後使輸出訊號 OUT 與輸入訊號 IN 之相位相同（即同步）。

請參考圖二。圖二為習知資料回復電路 10 運作時，其部相關訊號之波形圖。圖二之橫軸為時間，各波形之縱軸為振幅的大小；由圖二上方至下方排列的分別是控制訊號 CRB 、控制訊號 CRA 、充電電流 I_p 及控制電壓 V_p 之波形圖。在圖二的例子中，控制訊號 CRA 在時間 $dt1$ 為高位準，

五、發明說明 (3)

控制訊號 CRB 在時間 ($dt2+dt3$) 為高位準。為了要使震盪電路 26 能調整輸出訊號 OUT 以補償上述的週期誤差，控制震盪電路 26 的控制電壓 V_p 也要能做出對應週期誤差的改變。換句話說，控制電壓 V_p 的改變要能反應出輸入訊號 IN 與輸出訊號 OUT 間的相位差，使震盪電路 26 能根據控制電壓 V_p 的改變，調整輸出訊號 OUT 的頻率與相位。

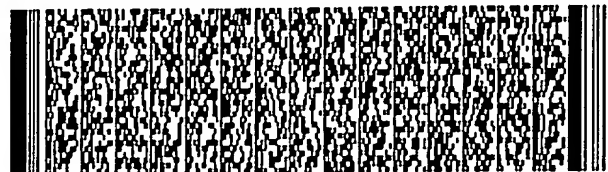
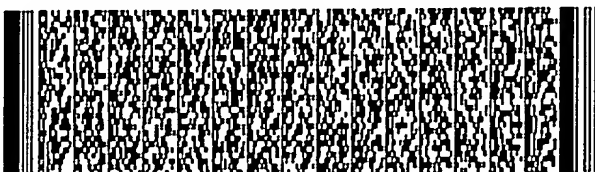
為了要達到上述的目的，資料回復電路 10 的運作情形可描述如下。在資料回復電路 10 運作時，控制訊號 CRB 與 CRA 的波形分別用來控制電流源 I_{p1} 及 I_{p2} 的電流（當訊號位準為高時，導通對應電流源提供一定電流 I ；當訊號位準為低時，使對應電流源不提供電流）。所以，在時點 $tp0$ 及 $tp1$ 間，由電流源 I_{p1} 提供的充電電流 I_p 會造成大小為 I 的充電電流 I_p （充電電流 I_p 的方向請參考圖一）。這樣的充電電流 I_p 會使濾波電路 24 的控制電壓 V_p 由原先的電壓 V_{p0} 上升至電壓 V_{p1} 。因為時點 $tp0$ 到 $tp1$ 間的時間為 $dt1$ ，控制電壓 V_p 電壓上升的幅度也會正比於時間 $dt1$ 。控制訊號在時點 $tp2$ 及 $tp3$ 間，會使電流源 I_{p2} 主控充電電流 I_p 的大小，使充電電流 I_p 對電容 $C0$ 、 C_p 放電，並使控制電壓 V_p 由電壓 V_{p1} 下降至電壓 V_{p2} 。整體而言，在時間 $tp0$ 到 $tp3$ 間，控制電壓 V_p 會由原先的電壓 V_{p0} 先上升至電壓 V_{p1} ，再從電壓 V_{p1} 下降至電壓 V_{p2} 。這樣一來，控制電壓 V_p 在時點 $tp0$ 前的電壓 V_{p0} 與控制電壓 V_p 在時點 $tp3$ 後的電壓 V_{p2} 間的電壓改變，就會對應於輸入訊號 IN 與輸出訊號



五、發明說明 (4)

OUT間的相位差。而震盪電路 26也可根據控制電壓 V_p 的改變調整輸出訊號 OUT 的頻率相位。

上述習知資料回復電路 10 運作方式的缺點就是會造成控制電壓 V_p 的相位差抖動 (jitter) 過大。如前所述，控制電壓 V_p 要能反應輸入、輸出訊號間的相位差，只要由原先的電壓 V_{p0} 改變至電壓 V_{p2} 就可以了；因為電壓 V_{p0} 與電壓 V_{p2} 間的電壓改變就對應於相位差。但是，在習知資料回復電路 10 中，控制電壓 V_p 卻要經歷先由電壓 V_{p0} 上升至電壓 V_{p1} ，再由電壓 V_{p1} 下降至電壓 V_{p2} 的暫態。這樣不必要變化幅度甚大的暫態會造成輸出訊號 OUT 中的訊號抖動 (jitter)。至於輸出訊號 OUT 中訊號抖動的情形，請參考圖三。圖三為習知資料回復電路 10 所產生之輸出訊號 OUT 受訊號抖動影響之情形；圖三之橫軸即為時間，縱軸為波形之大小。由於震盪電路 26 受控制電壓 V_p 控制，任何控制電壓 V_p 的變化，都會影響震盪電路 26 所產生的輸出訊號 OUT。控制電壓 V_p 的起伏變化的暫態會使輸出訊號 OUT 的頻率隨之漂動，造成輸出訊號 OUT 中各週期的時間長短不規則的變化。像在圖三中，當輸出訊號 OUT 要在時點 tp_0 之週期（對應於控制電壓 V_p 為電壓 V_{p0} 時）變成在時點 tp_3 之週期（對應於控制電壓 V_p 為電壓 V_{p2} ）時，輸出訊號 OUT 會因控制電壓 V_p 的高低變化暫態而使其頻率忽快忽慢、週期忽小忽大的時間 T_c ；這就是所謂的訊號抖動 (jitter)。頻率不規則變化的訊號抖動會累積而干擾輸出訊號 OUT 的週



五、發明說明 (5)

期，使輸出訊號 OUT 無法正確地與輸入訊號 IN 同步。因為控制電壓 V_p 的短時間暫態變化在輸出訊號 OUT 中所產生的訊號抖動是屬於高頻的訊號抖動；如熟知鎖相技術者所知，高頻之訊號抖動很難以資料回復電路 10 本身的回授方式加以補償。資料回復電路 10 中濾波電路 26 之低通特性會濾去高頻訊號抖動在輸入及輸出訊號間所造成的週期誤差，反而使資料回復電路 10 難以補償高頻之訊號抖動，並使輸出訊號要花較長時間才能與輸入訊號同步。

發明概述：

因此，本發明之主要目的在於提供一種可抑制控制電壓中暫態變化之資料回復電路及相關控制方法，以消除控制電壓中不必要的暫態現象，解決習知技術的缺點。

發明之詳細說明：

請參考圖四。圖四為本發明資料回復電路 30 之電路方塊圖。本發明之資料回復電路 30 會根據輸入訊號 IN，復原出對應之時脈，也就是輸出訊號 36。資料回復電路 30 中設比較電路 38、充電電路 40、第一濾波電路 44、開關電路 48、第二濾波電路 50 與震盪電路 46、 $1/N$ 除頻器 37。充電電路 40 中有偏壓電路 42A 及 42B，與兩個電流源 I1 及 I2。偏壓電路 42A 與 42B 提供工作偏壓，使電流源 I1、I2 能正常工

五、發明說明 (6)

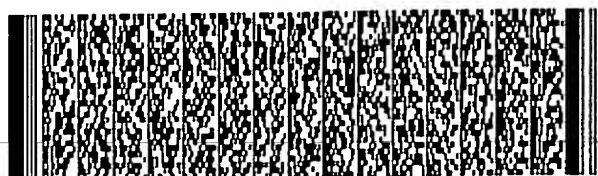
作。電流源 I_1 及 I_2 分別受比較電路 38 產生之控制訊號 CRA 、 CRB 之控制，可在節點 $N0$ 提供充放電電流 I_c 。第一濾波電路 44 中有一第一電容 $C1$ ，形成一低通濾波器。充電電流 I_c 會充入第一濾波電路 44，使第一濾波電路 44 能在節點 $N1$ 輸出一輸出電壓 V_{op} 。開關電路 48 可受控制訊號 52 之控制導通或開路，連帶地控制第一濾波電路 44 與第二濾波電路 50 間的電連。第二濾波電路 50 中則有一第二電容 $C2$ 、電容 C_p 及電阻 R_p ；第二濾波電路 50 會在節點 $N2$ 輸出一控制電壓 V_c ，用來控制震盪電路 46。根據控制電壓 V_c ，震盪電路 46 會產生頻率對應於控制電壓 V_c 大小的輸出訊號 OUT 。震盪電路 46 產生的輸出訊號 OUT 會先被除頻器 37 除頻後再回授至比較電路 38。比較電路 38 會比較出輸入訊號 IN 與輸出訊號 OUT 間的相位差，並對應地控制充電電路 40 中的兩電流源 I_1 及 I_2 。由電流源 I_1 及 I_2 形成的充電電流 I_c 會在第一濾波電路 44 的節點 $N1$ 建立第一濾波電路 44 的輸出電壓 V_{op} 。開關電路 48 會在適當時機將第二濾波電路 50 電連於第一濾波電路 44，第一濾波電路 44 的輸出電壓 V_{op} 會經由第二濾波電路 50 的電荷分享 (charge sharing) 而調整而成為對應的控制電壓 V_c 。控制電壓 V_c 會控制震盪電路 46 調整其產生之輸出訊號 OUT 的相位，使其得以和輸入訊號 IN 同

本發明之資料回復電路 30 也要將輸入訊號 IN 與輸出訊號 OUT 間的相位差反應於控制電壓 V_c 中，使震盪電路 46 能

五、發明說明 (7)

根據控制電壓 V_c 來調整輸出訊號 OUT 的頻率。請參考圖五。圖五為本發明資料回復電路 30 中各訊號之波形時序圖；圖五的橫軸即為時間，各波形之縱軸為波形之振幅大小。圖五由上而下排列的分別是控制訊號 CRB、控制訊號 CRA、充電電流 I_c 、控制訊號 52、輸出電壓 V_{op} 以及控制電壓 V_c 的波形。本發明中資料回復電路 30 之比較電路 38 也以和習知技術中之比較電路 18 相同的模式控制電流源 I_1 及 I_2 （當控制訊號 CRA 為高位準時，控制電流源 I_1 供應定電流 I ，反之則不供應電流；控制訊號 CRB 也以同樣模式控制電流源 I_2 ）。至於本發明中控制開關電路 48 的控制訊號 52 會在高位準時導通開關電路 48，並使第一濾波電路 44 電連於第二濾波電路 50。相對地，當控制訊號 52 在低位準時，開關電路 48 會開路使第二濾波電路 50 不會電連於第一濾波電路 44。

要反應輸出訊號 OUT 與輸入訊號 IN 間之相位差，控制電壓 V_c 也要有對應的電壓變化。因為充電電流 I_c 在時點 tp_0 及 tp_3 之間隨控制訊號 CRA、CRB 兩者間之波形差異而變化，第一濾波電路 44 的輸出電壓 V_{op} 也會如同習知技術中的控制電壓 V_p 一般，先由原來的電壓 V_{p0} 上升至電壓 V_{p1} 再降至電壓 V_{p2} 。雖然電壓 V_{p0} 與電壓 V_{p2} 間的電壓變化會反應輸入訊號 IN 與輸出訊號 OUT 間的相位差，但輸出電壓 V_{op} 會和習知技術中的控制電壓 V_p 一樣，會有不必要的暫態存在。為了避免此暫態影響震盪電路 46 所產生的輸出訊



五、發明說明 (8)

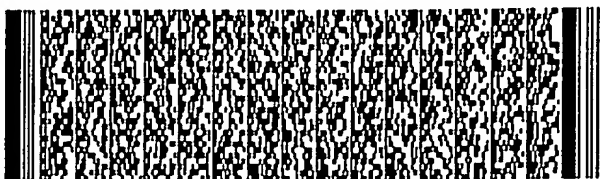
號 OUT而造成不理想的訊號抖動，本發明中是以開關電路 48來適當地隔離第一濾波電路 44輸出電壓 V_{op} 之暫態。當第一濾波電路 44的輸出電壓 V_{op} 仍在暫態而不穩定時（也就是在時點 tp_0 至 tp_3 之間時），控制訊號 52會維持在低位準，使開關電路 48開路而不導通。如此一來，第一濾波電路 44也不會電連於第二濾波電路 50；第二濾波電路 50在節點 N2的控制電壓 V_c 也不會隨輸出電壓 V_{op} 而出現暫態的變化。

過了時點 tp_3 之後，控制訊號 52才會變為高位準，此時開關電路 48會導通，第二濾波電路 50也會電連於第一濾波電路 44。根據此時在第一濾波電路 44中的輸出電壓 V_{op} ，第二濾波電路 50中的第二電容 C_2 會經由開關電路 48被充放電，進而改變在節點 N2的控制電壓 V_c 。就如同圖五中控制電壓 V_c 之波形所示，在時點 tp_0 至時點 tp_3 間，因為控制訊號 52維持在低位準，第二濾波電路 50不會電連於第一濾波電路 44；第二濾波電路 50的控制電壓 V_c 也不會改變。到了時點 tp_3 之後，因為控制訊號 52變為高位準，第二濾波電路 50會透過開關電路 48電連於第一濾波電路 44，而控制電壓 V_c 也會由時點 tp_3 前的電壓 V_{c0} 平緩地變化至電壓 V_{c1} ；而在時點 tp_4 之後，控制電壓 V_c 就會固定。其中電壓 V_{c0} 會對應於輸出電壓 V_{op} 中的電壓 V_{p0} （此關係會跟第一電容 C_1 、第二電容 C_2 之電容值有關；譬如說，電壓 V_{p0} 為電壓 V_{c0} 的兩倍）；同理，電壓 V_{c1} 也會以同樣的對應關

五、發明說明 (9)

係對應於電壓 V_{p1} 。這樣一來，輸出電壓 V_{op} 正比於相位差的電壓差別，就會因為輸出電壓 V_{op} 與控制電壓 V_c 間固定的對應關係，而使得電壓 V_{c0} 與電壓 V_{c1} 間的電壓差別同樣正比於相位差。根據控制電壓 V_c 的變化，震盪電路 46 就可以正確並快速有效地調整輸出訊號 OUT 使其與輸入訊號 IN 同步了。

由以上對本發明運作之描述可知，雖然本發明中第一濾波電路 44 的輸出電壓 V_{op} 會有如同習知技術般的不理想暫態存在，但由本發明中開關電路適當的隔離，真正用來控制震盪電路 46 的控制電壓 V_c 並不會受到輸出電壓 V_{op} 的隨時間起伏之暫態影響。等到輸出電壓 V_{op} 恢復穩定後，控制電壓 V_c 才會根據輸出電壓 V_{op} 而改變。如此一來，不但本發明中的震盪電路 46 能正確地依照控制電壓 V_c 來調整輸出訊號 OUT 之頻率，也能減少控制電壓 V_c 中的起伏暫態造成輸出訊號 OUT 的訊號抖動。請參考圖六。圖六為本發明中輸出訊號 OUT 隨控制電壓 V_c 之變化而調整週期之波形示意圖。當本發明中的輸出訊號 OUT 要由在時點 tp_0 之週期（對應於控制電壓 V_c 為電壓 V_{c0} 時）改變為在時點 tp_4 之週期（對應於電壓 v_{c1} ）時，因為控制電壓 V_c 是平緩的變化（請參考圖五中控制電壓 V_c 之波形），本發明中的輸出訊號 OUT 在改變週期的過程中也不會有頻率忽高忽低的訊號抖動，而是以平順變化的方式改變週期。另外，為使本發明之效能更好，可使控制訊號 CRA、CRB 之導通 (on) 時期有

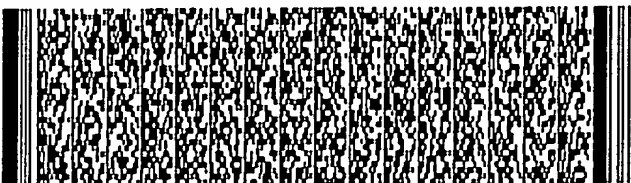


五、發明說明 (10)

重疊 (overlap)。

相較於習知技術會在控制電壓中引入暫態而造成輸出訊號之訊號抖動，本發明之技術能以一開關電路之控制減少控制電壓的暫態，減少或排除輸出訊號之訊號抖動，進一步確保時脈與資料回復的正確性。請注意，雖然以上對本發明技術之討論中是以比較電路對充電電路中的一特定控制模式為例，但本發明鎖相技術可廣泛應用於各種不同控制模式之情況，也可以避免各種充電電路在建立控制電壓的過程中造成的不理想暫態。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利之涵蓋範圍。



圖式簡單說明

圖式之簡單說明：

圖一為一習知資料回復電路之電路方塊圖。

圖二為圖一中資料回復電路運作時各相關訊號之波形
時序圖。

圖三為圖一中資料回復電路所造成之訊號抖動的波形
示意圖。

圖四為本發明資料回復電路之電路方塊圖。

圖五為圖四中資料回復電路運作時各相關訊號之波形
時序圖。

圖六為圖四中資料回復電路所產生之輸出訊號的波形
時序圖。

圖式之符號說明：

30	本發明之資料回復電路		
IN	輸入訊號	OUT	輸出訊號
38	比較電路	40	充電電路
42A、42B	偏壓電路		
44	第一濾波電路	46	震盪電路
48	開關電路	50	第二濾波電路
52	控制訊號	I1、I2	電流源
R	電阻	C1	第一電容
C2	第二電容		

圖式簡單說明

N0、N1、N2 節點

Vop 輸出電壓

Ic 充電電流

Vc 控制電壓

37 除頻器



六、申請專利範圍

1. 一種資料回復電路，用來根據一輸入訊號，產生一與該輸入訊號同步的輸出訊號；

該資料回復電路包含有：

一充電電路 (charge pump)，用來根據該輸入訊號與輸出訊號之相位差，產生一充放電電流；

一第一濾波電路，電連於該充電電路，用來根據該充放電電流產生一對應之輸出電壓；

一震盪電路，用來根據一電壓調整該輸出訊號之頻率或相位；

一開關電路，電連於該第一濾波電路與該震盪電路之間；

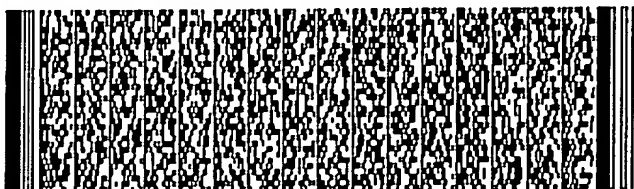
用來控制該第一濾波電路與該震盪電路間的電連；以及

一第二濾波電路，電連於該開關電路與該震盪電路之間，用來調整該第一濾波電路輸出至該震盪電路之輸出電壓；

其中當該充電電路操作期間，該開關電路會切斷該第一濾波電路與該震盪電路間的電連；

當該充電電路操作完畢後，該開關電路會使該第一濾波電路電連於該震盪電路，使該震盪電路可根據該第一濾波電路之輸出電壓調整該輸出訊號之頻率或相位。

2. 如申請專利範圍第1項之資料回復電路，其中該第二濾波電路中包含有至少一第二電容；當該開關電路使該第



六、申請專利範圍

一濾波電路電連於該震盪電路時，該第二電容會被該第一濾波電路之輸出電壓充放電而改變該輸出電壓之波形。

3. 如申請專利範圍第2項之資料回復電路，其中該第一濾波電路中包含有至少一第一電容，其中該充放電電流會對該第一電容充放電以改變該第一濾波電路輸出電壓的大小。

4. 一種使用於一資料回復的方法，用來根據一輸入訊號，產生一與該輸入訊號同步的輸出訊號；

該方法包含有：

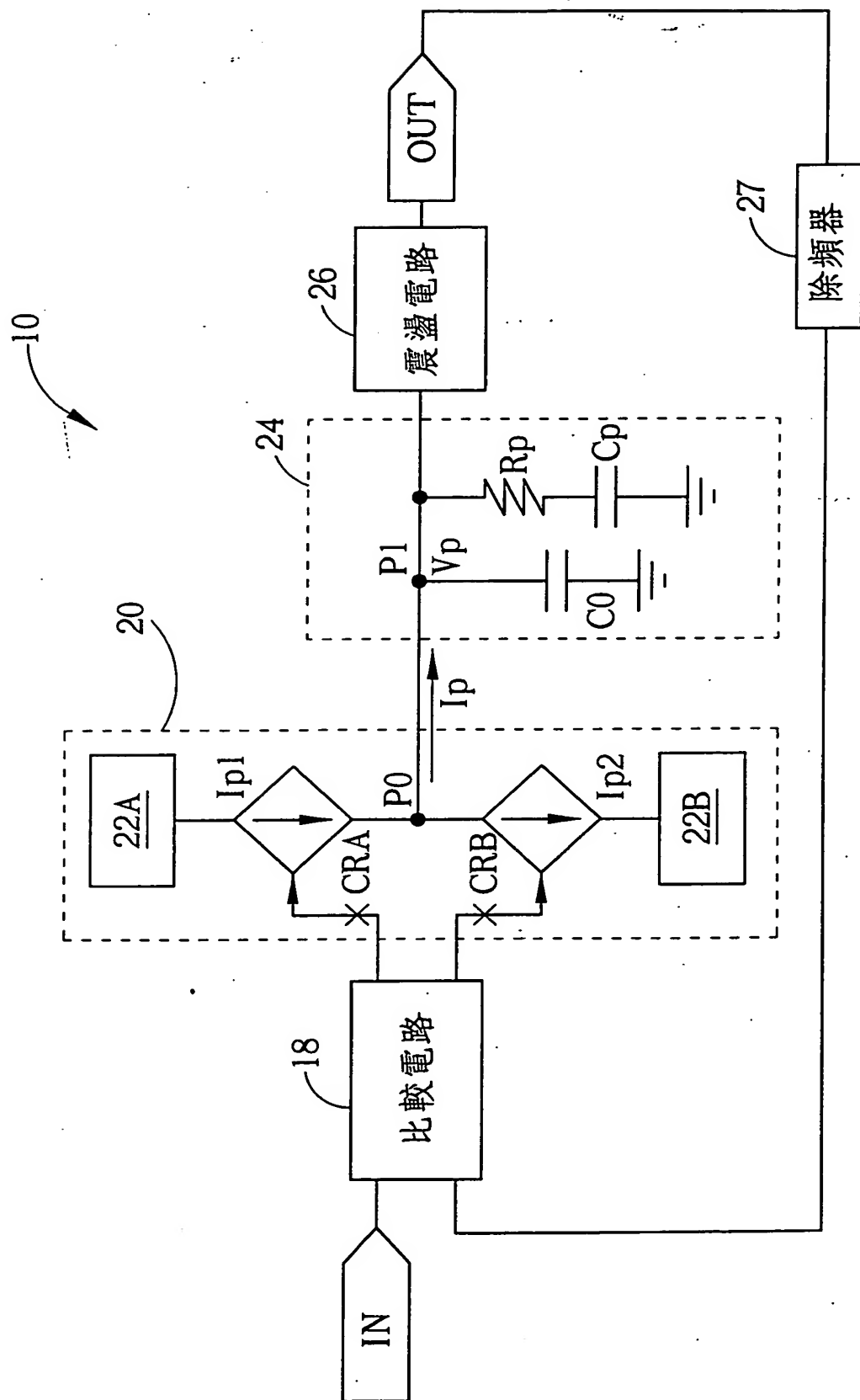
根據該輸入訊號與輸出訊號的相位差，產生一充放電電流；

根據該充電電流產生一對應之輸出電壓；以及

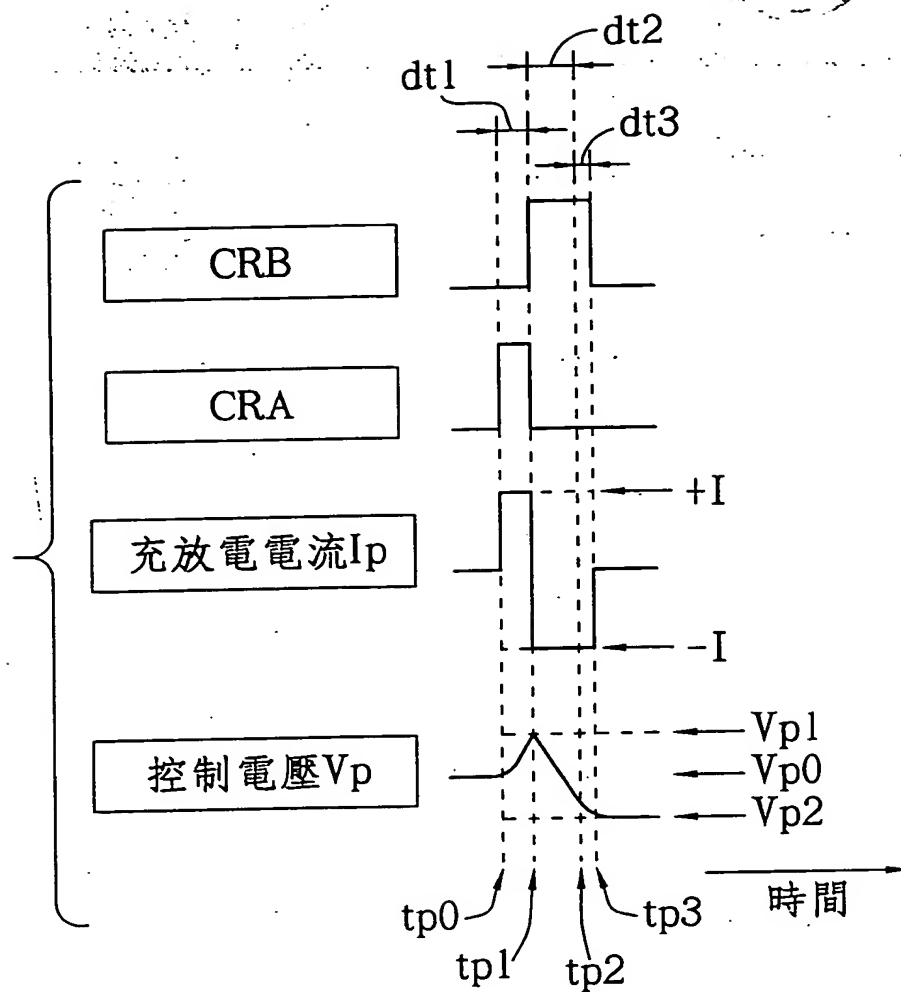
僅於該輸出電壓之波形穩定之後，根據該輸出電壓調整該輸出訊號之頻率或相位。

5. 如申請專利範圍第4項之方法，其中該輸出電壓係由該充放電電流對一濾波電路充放電而產生。

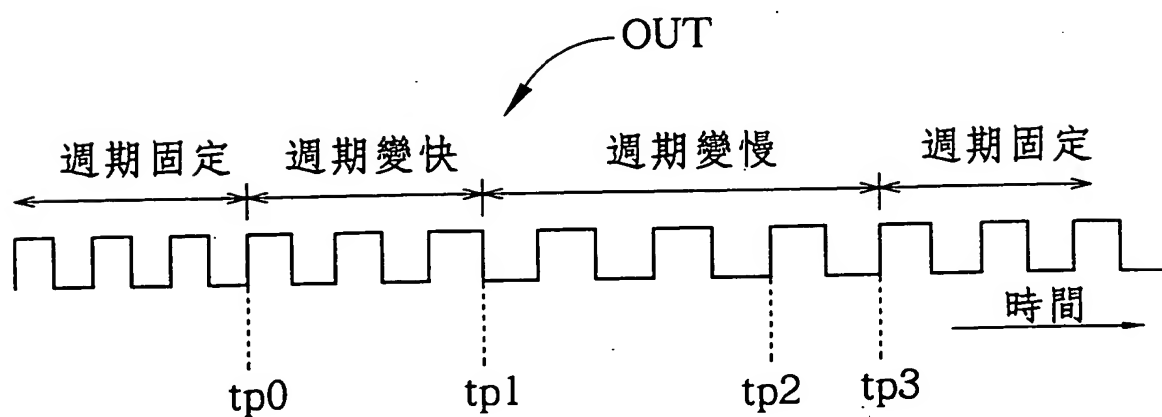




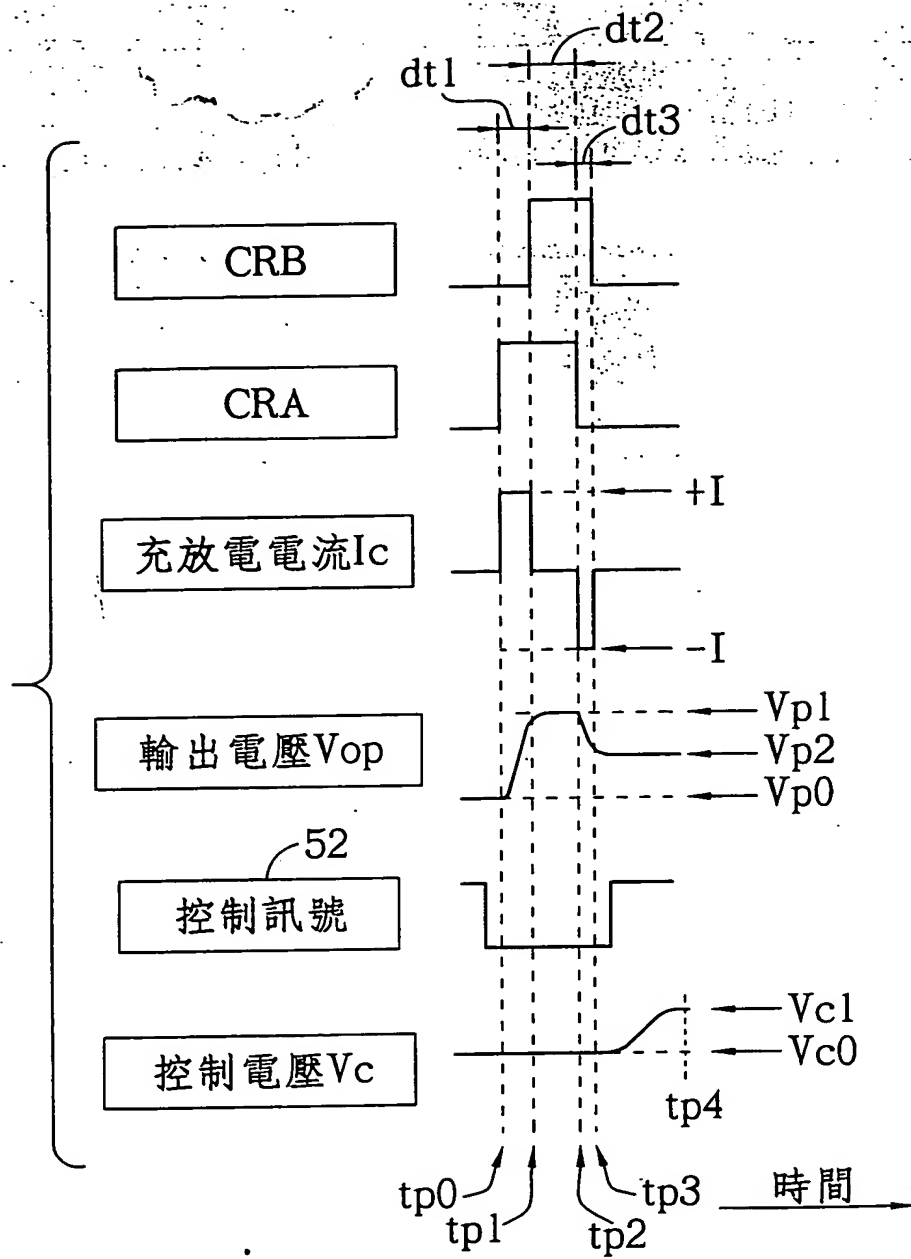
圖一



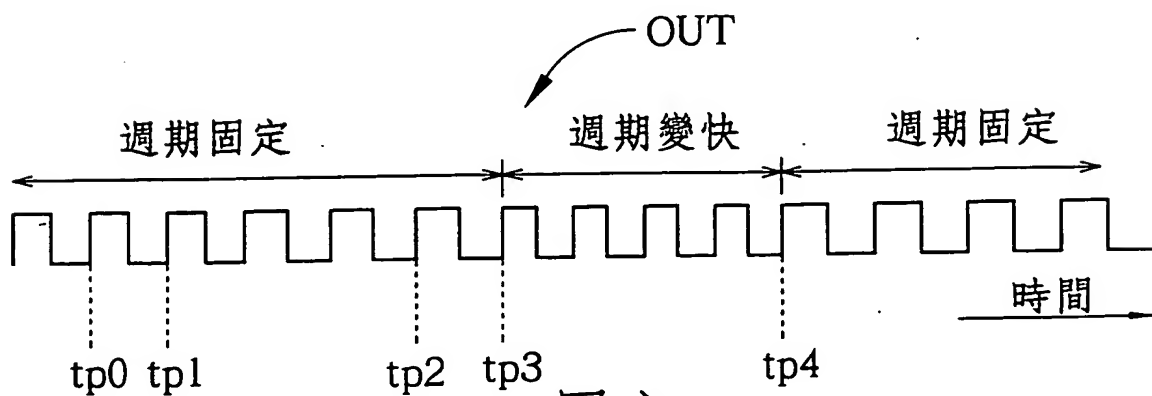
圖二



圖三

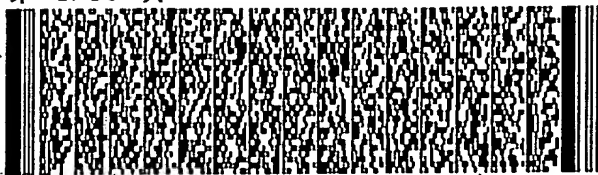


圖五

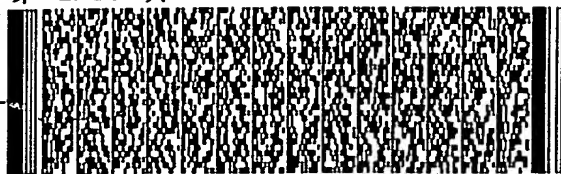


圖六

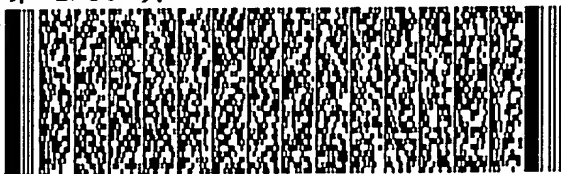
第 1/19 頁



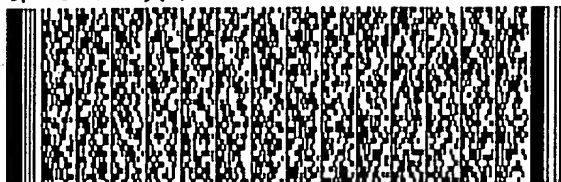
第 2/19 頁



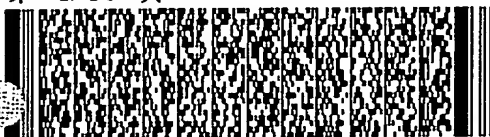
第 2/19 頁



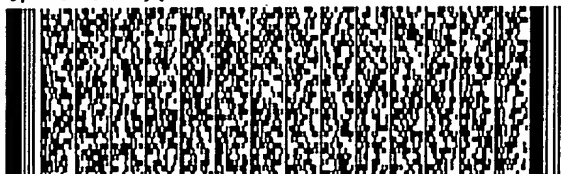
第 3/19 頁



第 4/19 頁



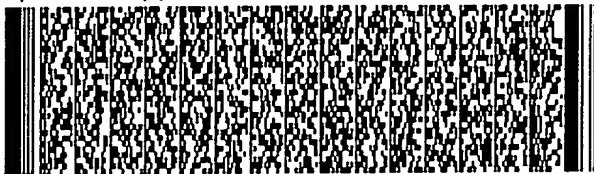
第 6/19 頁



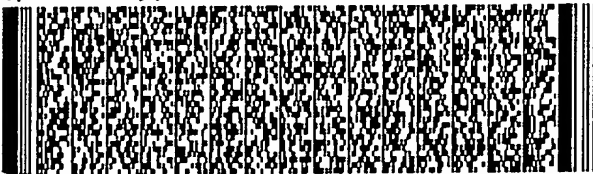
第 6/19 頁



第 7/19 頁



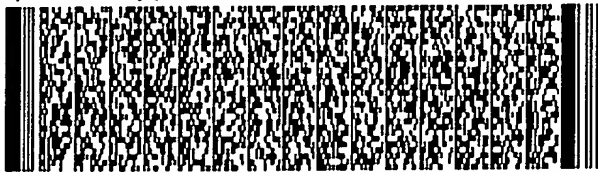
第 7/19 頁



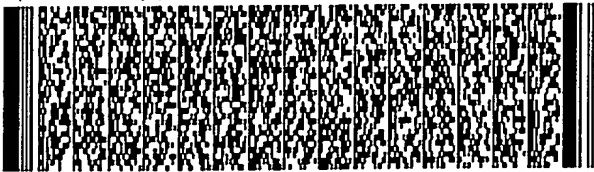
第 8/19 頁



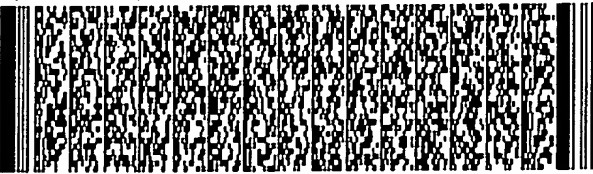
第 8/19 頁



第 9/19 頁



第 9/19 頁



第 10/19 頁



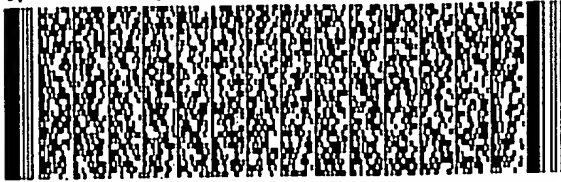
第 10/19 頁



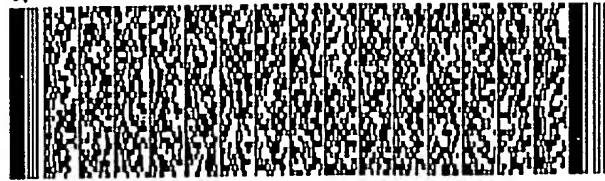
第 11/19 頁



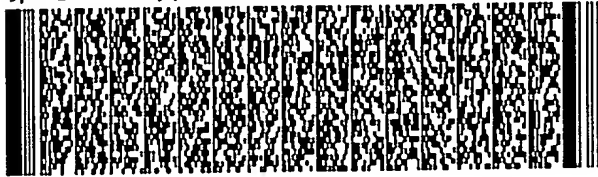
第 11/19 頁



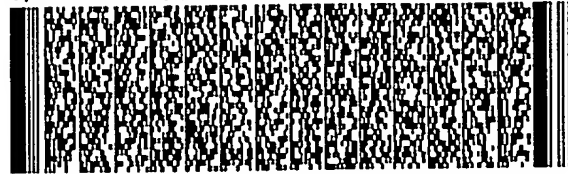
第 12/19 頁



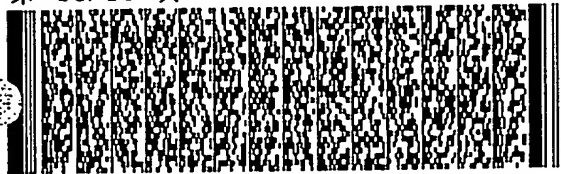
第 12/19 頁



第 13/19 頁



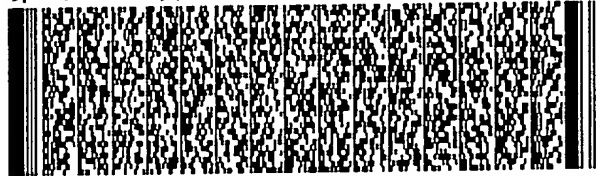
第 13/19 頁



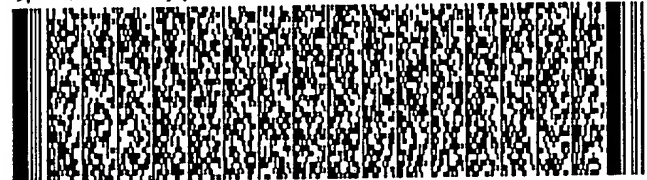
第 14/19 頁



第 14/19 頁



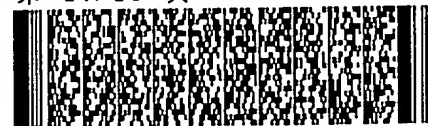
第 15/19 頁



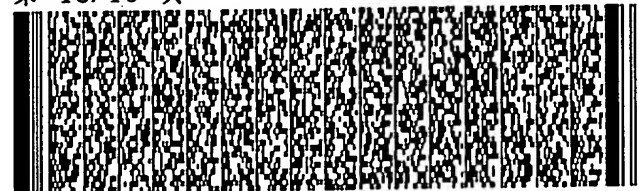
第 16/19 頁



第 17/19 頁



第 18/19 頁



第 19/19 頁

